

30406

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-178183

(P2001-178183A)

(43) 公開日 平成13年6月29日 (2001.6.29)

(51) Int.Cl.⁷

H 0 2 P 6/18

7/63

識別記号

3 0 3

F I

H 0 2 P 7/63

6/02

テ-マ-ト (参考)

3 0 3 V 5 H 5 6 0

3 7 1 S 5 H 5 7 6

審査請求 未請求 請求項の数 7 O L (全 13 頁)

(21) 出願番号

特願平11-357224

(22) 出願日

平成11年12月16日 (1999.12.16)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 麻田 和彦

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 両角 英樹

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

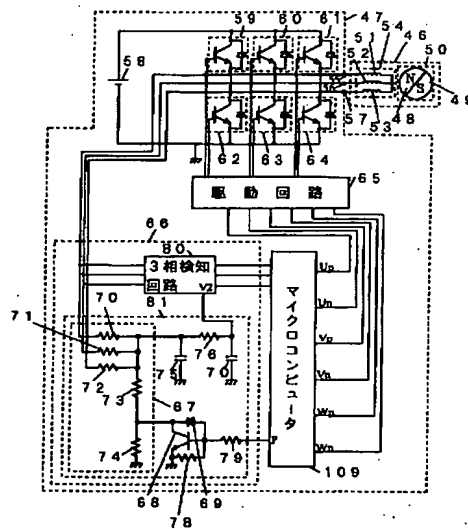
最終頁に続く

(54) 【発明の名称】 インバータ装置

(57) 【要約】

【課題】 簡単な構成で位置検知性能の高いインバータ装置を提供する。

【解決手段】 駆動回路は電圧比較器の出力から遅延時間を経た後、スイッチング素子のオンオフ制御を行い、基準電圧発生回路は前記出力端子の電圧を入力とする分圧回路、前記インバータ回路の基本周波数よりも高い周波数でオンオフかつ導通比が変化するトランジスタを有することにより、高トルク時を含む広い負荷条件において高い位置検知性能を確保し、高い信頼性を実現する。



- | | |
|----------------------------------|----------------------------------|
| 46 モータ | 66 電圧検知回路 |
| 47 インバータ回路 | 67 分圧回路 |
| 48、49 永久磁石 | 68 トランジスタ |
| 50 図標子 | 69 ダイオード |
| 61、52、53 巻線 | 70、71、72、73、74、75、76、77、78、79 抵抗 |
| 54 固定子 | 75、77 コンデンサ |
| 55、56、57 出力端子 | 61 基準電圧発生回路 |
| 58 直流電源 | |
| 59、60、61 高電位側スイッチング素子 (スイッチング素子) | |
| 62、63、64 低電位側スイッチング素子 (スイッチング素子) | |

【特許請求の範囲】

【請求項 1】 モータと前記モータに電力を供給するインバータ回路からなり、前記モータは永久磁石を有する回転子と、巻線を有する固定子を有し、前記インバータ回路は出力端子と直流電源と複数のスイッチング素子と駆動回路と電圧検知回路を有し、前記電圧検知回路は基準電圧発生回路と電圧比較器を有し、前記電圧比較器は前記出力端子の電圧と前記基準電圧発生回路の出力電圧を比較し、前記駆動回路は前記電圧比較器の出力から遅延時間を経た後、前記スイッチング素子のオンオフ制御を行い、前記基準電圧発生回路は前記出力端子の電圧を入力とする分圧回路と、前記分圧回路の分圧比を変化させるトランジスタを有するインバータ装置。

【請求項 2】 トランジスタはインバータ回路の基本周波数よりも高い周波数でオンオフし、かつ導通比が変化する請求項 1 に記載のインバータ装置。

【請求項 3】 複数のスイッチング素子は、一端を直流電源のプラス端子に接続した 3 個の高電位側スイッチング素子と一端を直流電源のマイナス端子に接続した 3 個の低電位側スイッチング素子からなり、前記駆動回路は前記スイッチング素子をそれぞれ電気角 120 度ずつオンし、トランジスタの導通比は電気角 60 度毎に変化する請求項 1 または 2 に記載のインバータ装置。

【請求項 4】 インバータ装置内部の電流を検知する電流検知回路を有し、基準電圧発生回路は、前記電流検知回路の出力に応じて出力値を変化させる請求項 1 から 3 のいずれか 1 項に記載のインバータ装置。

【請求項 5】 基準電圧発生回路は、モータの速度に応じて出力値を変化させる請求項 1 から 3 のいずれか 1 項に記載のインバータ装置。

【請求項 6】 インバータ装置内部の電流を検知する電流検知回路を有し、基準電圧発生回路は、その出力値を少なくとも前記電流検知回路の出力値とモータの速度の 2 入力関数とした請求項 1 から 3 のいずれか 1 項に記載のインバータ装置。

【請求項 7】 トランジスタはバイポーラ形とし、コレクタ端子とベース端子間にダイオードを接続した請求項 1 から 6 のいずれか 1 項に記載のインバータ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、家庭などで使用される洗濯機などに用いられる、モータを駆動するインバータ装置に関するものである。

【0002】

【従来の技術】従来のインバータ装置の回路図を図 7 に示す。図 7 のインバータ装置は、モータ 1 とモータ 1 に 3 相の電力を供給するインバータ回路 2 からなり、モータ 1 は永久磁石 3、4 を有する回転子 5 と 3 相の巻線 6、7、8 を有する固定子 9 を有し、インバータ回路 2 は 3 相の出力端子 10、11、12 と 280V の直流電

源 13 と高電位側スイッチング素子 14、15、16 と低電位側スイッチング素子 17、18、19 と駆動回路 20 と電圧検知回路 21 を有している。

【0003】高電位側スイッチング素子 14、15、16 は直流電源 13 の高電位側端子と出力端子 10、11、12 の間に接続され、低電位側スイッチング素子 17、18、19 は直流電源 13 の低電位側端子と出力端子 10、11、12 間に接続されている。

【0004】これらのスイッチング素子は、例えば IGBT を用い、そのコレクタ・エミッタ間に逆導通ダイオードを接続した逆導通タイプのものが使用される。

【0005】電圧検知回路 21 はコンパレータ 22、23、24 によって構成した比較手段 25 と遅延手段 26 を有していて、分圧回路 27 は、抵抗 28、29、30、31、32、33 によって構成されており、直流電源 13 のマイナス端子に対する 3 相の出力端子 10、11、12 の電圧を分圧するものである。

【0006】フィルタ回路 34 は、抵抗 35、36、37、コンデンサ 38、39、40 で構成され、分圧回路 27 の出力に含まれるノイズ等の高周波成分を除去する作用を行うものである。

【0007】合成回路 41 は、抵抗 42、43、44、コンデンサ 45 によって構成され、分圧回路 27 の出力に接続されて、3 相の端子電圧を合成した電圧を比較手段 25 に出力するものである。

【0008】電圧比較器 25 は、コンパレータ 22、23、24 の作用によって、合成回路 41 の出力電圧とフィルタ回路 34 の出力電圧の大小関係を比較して、論理出力を行う作用をする。

【0009】遅延手段 26 は、電圧比較器 25 から出力された論理信号を入力して、その論理がハイからロー、あるいはローからハイに変化した時点から所定の遅延時間を設けて駆動回路 20 に出力するものである。

【0010】図 8 は、従来の技術のインバータ装置の低トルク条件での各部の動作波形を示したものであり、図 8 (ア) は高電位側スイッチング素子 14 のオンオフ波形、図 8 (イ) は低電位側スイッチング素子 17 のオンオフ波形、図 8 (ウ) はコンパレータ 22 の + 入力端子電圧 V1 と合成回路 41 からコンパレータ 22 の - 入力端子に供給される電圧 V2 の波形、図 8 (エ) はコンパレータ 22 の出力電圧 V3 の電圧波形である。

【0011】図 8 (ウ) に示した V1 は、直流電源 13 のマイナス端子に対する出力端子 10 の電圧と相似で、かつノイズなどの高周波成分が除去された波形となっている。

【0012】また、V2 は合成回路 41 の出力で、ほぼモータ 1 の 3 相の巻線 6、7、8 の中性点 a の電圧に類似した電圧波形となる。

【0013】図 8 においては、時刻 t1 で高電位側スイッチング素子 14 がターンオフされると、巻線 6 のイン

ダクタンスに蓄えられた磁気エネルギーのため、直後にほぼ零ボルトまで低下し、内部の逆導通ダイオードがオンした状態となる。

【0014】時刻 t_2 にて、前記エネルギーの放出が完了し、 V_1 は永久磁石 3、4 が回転により巻線 6、7、8 を切ることにより発生する誘導起電力による電圧が発生するようになる。

【0015】そして、 V_1 はモータ 1 の回転に従って低下していくものとなる。

【0016】一方、 V_2 はほぼ直流電源 13 の電圧の半分程度の値を中心として、ややリップルの重畳したものとなり、時刻 t_3 にて、 V_1 と V_2 の大小関係が入れ替わり、 V_3 はハイからローとなる。

【0017】同様に、時刻 t_4 で低電位側スイッチング素子 17 がターンオフされると、巻線 6 のインダクタンスに蓄えられた磁気エネルギーのため、直後に直流電源 13 の出力電圧にまで上昇し、内部の逆導通ダイオードがオンした状態となる。

【0018】時刻 t_5 にて、前記エネルギーの放出が完了し、 V_1 は永久磁石 3、4 が回転により巻線 6、7、8 を切ることにより発生する誘導起電力による電圧が発生するようになる。

【0019】そして、 V_1 はモータ 1 の回転に従って上昇し、時刻 t_6 にて、 V_1 と V_2 の大小関係が入れ替わり、 V_3 はローからハイとなる。

【0020】 V_3 が遅延手段 26 に入力されると、 t_3 および t_6 のタイミングから遅延時間 t_d だけ遅れたタイミング t_7 および t_8 で、駆動回路 20 に信号が送られ、図 8 (ア) および図 8 (イ) に示すように、高電位側スイッチング素子 14 と低電位側スイッチング素子 17 のターンオンが行われるものとなる。

【0021】なお、図 8 には示していないが、ターンオンと同時にその直前にオン状態となっている他の相のスイッチング素子は、ターンオフされることになる。

【0022】ここで、 t_d は電気角で約 30° の期間であり、遅延手段 26 は、例えばマイクロコンピュータを用いたもので構成した場合には、タイマーカウンタと呼ばれるデジタル式の遅延回路により実現されるものとなる。

【0023】なお、 t_1 、 t_2 、 t_4 、 t_5 のタイミングで発生する信号変化については、マイクロコンピュータのソフトウェア処理等により、無視されるものとなっている。

【0024】上記の動作は、3 相の中の 1 相のみについて説明したものであるが、残りの 2 相についても同様であり、 120° 通電と呼ばれる動作が行われ、モータ 1 が回転されるものとなる。

【0025】図 9 は、負荷が重くインバータ回路 2 からモータ 1 に供給される電流値が大きい場合の動作波形を示しているものであり、図 9 (ア) ~ (エ) は図 12 と

同一箇所の波形を示している。

【0026】図 9 においては、電流が大きいことから、巻線 6 に蓄えられるエネルギーが大となり、高電位側スイッチング素子 14 が t_1 でターンオフしてから、そのエネルギーの放出が t_2 にて完了するまでの時間が長くなるものとなる。

【0027】同様に、低電位側スイッチング素子 17 のターンオフ後の動作についても同様に、 t_4 と t_5 の間の時間が長くなるものとなる。

【0028】誘導起電力の波形が現れるのは、高電位側スイッチング素子 14 のターンオフ後については t_2 以降、低電位側スイッチング素子 17 のターンオフ後については t_5 以降となるが、これらのタイミングにおいては、すでに回転子 5 の回転が進んでいることから、図 9 (ウ) に示されるように、誘導起電力が現れている期間での V_1 と V_2 の交点が存在しなくなる。

【0029】したがって、図 9 (エ) に示されるように、コンパレータ 22 の出力の変化は、高電位側スイッチング素子 14 のターンオフ時刻の直後 t_1 と、低電位側スイッチング素子 17 のターンオフ時刻の直後 t_4 のみとなり、回転子 5 の位置検知ができない状態となる。

【0030】したがって、実際にはこのような高トルク条件での回転はできないものとなる。

【0031】なお、図 9 は特別に別の方法 (例えば別に設けた回転センサなど) によって、駆動回路 20 を働かせ、高電位側スイッチング素子 14、15、16 と低電位側スイッチング素子 17、18、19 のオンオフを行わせているものである。

【0032】

【発明が解決しようとする課題】このような従来の技術においては、負荷が重く、トルクおよび電流が大きい条件においては、巻線に蓄えられたエネルギーが大となり、それを放出するのに要する期間が大となることから、誘導起電力がモータの端子に現れている期間中に電圧比較器 25 の入力波形の交差がなくなり、よって回転子の位置検知が不可となり、運転できないという課題があった。

【0033】特に、モータの構成が「銅機械」と呼ばれるような、巻線の巻数を大とする設計である場合には、巻線の有するインダクタンスが大きくなり、その傾向が大となるものであった。

【0034】また、モータの速度を制御するために、高電位側スイッチング素子または低電位側スイッチング素子のいずれかをチョッピングし、その導通比で等価的に直流電源の電圧を低下させた状態に制御する場合などは、その導通比によって誘導起電力の期間中の端子電圧波形が変化し、キャリア周波数成分を除去するフィルタ回路を通したとしても、なお電圧比較器の入力波形が、合成回路の出力と交差するに十分なものとならない条件も存在するものであった。

【0035】また、モータの速度の変化に対しても誘導起電力の値は変化し、例えば低速の条件では誘導起電力が小さくなることからタイミングのずれも大きくなるという傾向もあった。

【0036】以上のように、従来の技術では、トルクと速度の条件に対して位置検知動作が可能な条件が限られ、また位置検知が可能な条件内でもタイミングのずれが大きい条件での装置の効率低下が発生するものもあったことから、モータが有する性能を十分引き出すことができないものとなっていた。

【0037】

【課題を解決するための手段】本発明は上記課題を解決するために、モータと前記モータに電力を供給するインバータ回路からなり、前記モータは永久磁石を有する回転子と、巻線を有する固定子を有し、前記インバータ回路は出力端子と直流電源と複数のスイッチング素子と駆動回路と電圧検知回路を有し、前記電圧検知回路は基準電圧発生回路と電圧比較器を有し、前記電圧比較器は前記出力端子の電圧と前記基準電圧発生回路の出力電圧を比較し、前記駆動回路は前記電圧比較器の出力から遅延時間を経た後、前記スイッチング素子のオンオフ制御を行い、前記基準電圧発生回路は前記出力端子の電圧を入力とする分圧回路と、前記分圧回路の分圧比を変化させるトランジスタを有する構成とすることにより、広いトルク・速度条件における位置検知動作が可能な領域を十分に確保し、また位置検知が可能な領域内でのタイミングのずれを小さく抑えることにより、装置の効率向上を図り、モータが有する性能を十分引き出すことができるものとなる。

【0038】

【発明の実施形態】本発明の請求項1に記載の発明は、モータと前記モータに電力を供給するインバータ回路からなり、前記モータは永久磁石を有する回転子と、巻線を有する固定子を有し、前記インバータ回路は出力端子と直流電源と複数のスイッチング素子と駆動回路と電圧検知回路を有し、前記電圧検知回路は基準電圧発生回路と電圧比較器を有し、前記電圧比較器は前記出力端子の電圧と前記基準電圧発生回路の出力電圧を比較し、前記駆動回路は前記電圧比較器の出力から遅延時間を経た後、前記スイッチング素子のオンオフ制御を行い、前記基準電圧発生回路は前記出力端子の電圧を入力とする分圧回路と、前記分圧回路の分圧比を変化させるトランジスタを有することにより、前記モータにかかる負荷により電流が増加した場合においても、前記電圧比較器が前記基準電圧発生回路出力と前記出力端子の電圧との交差する点を良好に検知することが可能となり、位置検知性能確保を行うことができ、高い信頼性を有するインバータ装置を実現することができるものである。

【0039】また請求項2に記載の発明は、請求項1記載のインバータ装置のトランジスタを前記インバータ回

路の基本周波数よりも高い周波数でオンオフし、かつ導通比が変化することにより、前記モータにかかる負荷により電流が変化しても、常に前記電圧比較器が前記基準電圧発生回路出力と前記出力端子の電圧との交差する点を良好に検知することが可能となり、位置検知性能確保を行うことができ、高い信頼性を有するインバータ装置を実現することができるものである。

【0040】また請求項3に記載の発明は、請求項1あるいは2記載のインバータ装置の前記複数のスイッチング素子は、一端を直流電源のプラス端子に接続した3個の高電位側スイッチング素子と一端を直流電源のマイナス端子に接続した3個の低電位側スイッチング素子からなり、前記駆動回路は前記スイッチング素子をそれぞれ電気角120度ずつオンし、トランジスタの導通比は電気角60度毎に変化する構成とすることにより、簡単な構成で3相のインバータ回路からモータに電流を供給して駆動することができ、電圧比較器が基準電圧発生回路出力と前記出力端子の電圧との交差する点を良好に検知することが可能となり、位置検知性能確保を行うことができ、高い信頼性を有するインバータ装置を実現することができるものである。

【0041】また請求項4に記載の発明は、請求項1から3いずれか1項記載のインバータ装置内部の電流を検知する電流検知回路を有し、基準電圧発生回路は、前記電流検知回路の出力に応じて出力値を変化させることにより、常に負荷の変動に対応した基準電圧の発生が可能となり、広い負荷範囲での位置検知性能確保を行うことができ、高い信頼性を有するインバータ装置を実現することができるものである。

【0042】また請求項5に記載の発明は、請求項1あるいは3いずれか1項記載の基準電圧発生回路を、モータの速度に応じて出力値を変化させることにより、常に速度の変化に対応した基準電圧の発生が可能となり、広い速度範囲での位置検知性能確保を行うことができ、高い信頼性を有するインバータ装置を実現することができるものである。

【0043】また請求項6に記載の発明は、請求項1から3いずれか1項記載のインバータ装置内部の電流を検知する電流検知回路を有し、基準電圧発生回路は、その出力値を少なくとも前記電流検知回路の出力値とモータの速度の2入力関数としたものとすることにより、常に速度と負荷のトルクの変化に対応した基準電圧の発生が可能となり、広い速度および負荷の範囲での位置検知性能確保を行うことができ、高い信頼性を有するインバータ装置を実現することができるものである。

【0044】また請求項7に記載の発明は、請求項1から6いずれか1項記載のトランジスタをバイポーラ形とし、コレクタ端子とベース端子間にダイオードを接続した構成とすることにより、簡単な構成でありながら、トランジスタのターンオフ時間を非常に短縮させることが

でき、導通比率をベース信号とほぼ等しいものにすることができることから、基準電圧の精度が高くでき、高い信頼性を有するインバータ装置を実現することができるものである。

【0045】

【実施例】次に、本発明の具体例を説明する。

（実施例1）図1は本発明の請求項1、請求項2、請求項3、請求項5、請求項7の一実施例におけるコンバータ回路の回路図を示すものである。図1のインバータ装置は、モータ46とモータ46に3相の電力を供給するインバータ回路47からなり、モータ46は永久磁石48、49を有する回転子50と3相の巻線51、52、53を有する固定子54を有し、インバータ回路47は3相の出力端子55、56、57と280Vの直流電源58と高電位側スイッチング素子59、60、61と低電位側スイッチング素子62、63、64と駆動回路65と電圧検知回路66とマイクロコンピュータ109を有している。

【0046】なお、高電位側スイッチング素子59、60、61と低電位側スイッチング素子62、63、64は、いずれも特許請求の範囲中でスイッチング素子と記しているものであって、本実施例においては、高電位側スイッチング素子59、60、61、低電位側スイッチング素子62、63、64は、いずれも絶縁ゲート型バイポーラトランジスタIGBTとそのコレクタ・エミッタ間に接続した逆導通用のダイオードによって構成したものを使用している。

【0047】ここで、高電位側スイッチング素子59、60、61は直流電源58の高電位側端子と3相の出力端子55、56、57間に接続し、低電位側スイッチング素子62、63、64は直流電源58の低電位側端子と3相の出力端子55、56、57間に接続している。

【0048】また電圧検知回路66は、3相検知回路80、基準電圧発生回路81からなっており、基準電圧発生回路81は、分圧回路67、バイポーラ形のトランジスタ68、ダイオード69、抵抗76、78、79、コンデンサ70、75を有している。

【0049】本実施例において、分圧回路67は、抵抗70、71、72、73、74により構成され、インバータ回路47の出力端子55、56、57の電圧を分圧しつつ合成するものとなっている。

【0050】また、抵抗78、79はトランジスタ68の駆動用に設けられているものとなっており、トランジスタ68は、マイクロコンピュータ109から信号Pにより、キャリア周波数62.5キロヘルツでPWM（パルス幅変調）されてオンオフ動作が行われるものであって、このキャリア周波数（オンオフ周波数）は、インバータ回路47の出力周波数の最大値である60ヘルツと比較して、十分に高い値としている。

【0051】従って、トランジスタ68がオンしている

状態においては、抵抗74がほぼ短絡された状態となるため、出力電圧V2は出力端子55、56、57の電圧の平均値に対して小となり、トランジスタ68がオフしている状態においては、抵抗74は抵抗73と直列に作用するため、出力電圧V2は出力端子55、56、57の電圧の平均値に対して大となる。

【0052】本実施例では、PWMを使用してトランジスタ68をオンオフ制御させていることから、トランジスタ68の導通比を変化させることにより、簡単な回路構成でありながら、出力端子55、56、57の電圧の平均値に対する出力電圧V2の比率を所定範囲内で自在に変化させることができるものとなるものである。

【0053】ダイオード69は、請求項7に記しているように、トランジスタ68のコレクタ端子とベース端子間に接続されていて、本実施例においては、特に逆回復時間が短く、また順方向の電圧降下が通常のシリコンダイオードに比して小であるショットキーバリアダイオードを使用していて、前記62.5キロヘルツにてトランジスタ68がオンオフする際に発生する遅れ時間、とりわけオン状態からオフ状態に移る際のトランジスタ68のベースに蓄積されたキャリアを引き抜いてターンオフが行われるのに要する時間が、オン期間中の飽和の度合いを低減させ、ダイオード69によって余分なベース電流を分流してトランジスタ68内に流れにくくすることにより、高速のオンオフ動作においても、PWMの比率（duty）に正確に対応したものとすることができる構成としている。

【0054】特にダイオード69が、ショットキーバリア式であることから順方向の電圧降下も小さく、よってトランジスタ68のコレクタ端子とエミッタ端子間の電圧は、トランジスタ68がオン状態となっても、0.2ボルト程度が残り、飽和の度合いが減ることから、速やかなターンオフがなされるものとなっている。

【0055】コンデンサ75、77と抵抗76は、分圧回路67の出力電圧を安定化した上で3相検知回路80に出力するものであり、本実施例においては高電位側スイッチング素子59、60、61および低電位側スイッチング素子62、63、64はPWM（パルス幅変調）をしていることから、そのキャリア周波数のリプル成分を取り除くのと同時に、やはりPWM（パルス幅変調）されているトランジスタ68のオンオフによるリプルも取り除いたアナログ電圧出力信号がV2として出力されるよう、フィルタリングを行っているものとなっている。

【0056】図2は、実施例1の3相検知回路80具体的な回路図を示している。

【0057】図2においては、抵抗82、83によってインバータ出力端子55（U相）の電圧が分圧され、コンデンサ84および抵抗85とコンデンサ86によって、高周波成分が取り除かれて、電圧比較器87のプラ

ス入力端子にアナログ信号を供給するものとなっている。

【0058】電圧比較器87のプラス入力端子と出力端子間には、抵抗88とコンデンサ89が接続され、電圧比較動作において、若干のヒステリシスを設けるという効果を持たせているものとなっている。

【0059】抵抗90は、オープンコレクタである電圧比較器87の出力をプルアップする作用を行うために設けられている。

【0060】以上は3相検知回路80の内のU相に関する部分であるが、他の2相(V相、W相)についても、同等の回路を構成している。

【0061】すなわち、抵抗91は抵抗82と同等の作用をV相において行うものであり、抵抗100もW相においてと同等の作用を行うものであり、その他の構成要素についても、U相の各構成要素番号に9を加えたものがV相の、また18を加えたものがW相の構成要素となっている。

【0062】図3は、実施例1における動作波形図を示している。

【0063】図3において、図3(ア)は駆動回路65からの高電位側スイッチング素子59のオンオフ制御波形、図3(イ)は駆動回路65からの低電位側スイッチング素子62のオンオフ制御波形、図3(ウ)はグランド、すなわち直流電源58のマイナス出力から見た出力端子55の端子電圧、図3(エ)はマイクロコンピュータ109のP端子から出力される信号波形、図3(オ)はグランドから見た電圧比較器87のプラス入力端子に入力される電圧V1と、マイナス入力端子に入力される電圧V2の電圧波形、図3(カ)は電圧比較器87の出力電圧波形V3を示している。

【0064】実施例1では、駆動回路65は、高電位側スイッチング素子59、60、61と低電位側スイッチング素子62、63、64をいずれも電気角120度ずつオンさせるとともに、その前半60度の期間にパルス幅変調によってオンオフ制御を行い、後半60度の期間はオン状態を保つものを使用しており、パルス幅変調はキャリア周波数15.6kHzにて行っているため、U相については図3(ア)と(イ)に示すようなオンオフ信号波形となる。

【0065】駆動回路65からのP信号は、図3(エ)に見られるように電気角60度毎にデューティ値を変化させており、本実施例においては、時刻t1からt2の間は30%、時刻t2からt3の間は70%としていることから、図3(オ)のV2(破線)に見られるような波形となる。

【0066】一方V1の電圧波形は、抵抗82、83、85、コンデンサ84、86によって、15.6kHzのキャリア周波数成分がほぼ除去された電圧波形となる。

【0067】時刻t3において、高電位側スイッチング素子59がターンオフされた直後、および時刻t6において、低電位側スイッチング素子62がターンオフされた直後においては、巻線51などのインダクタンスに蓄えられていたエネルギーによって、各スイッチング素子に内蔵されているダイオードが導通する「ダイオード期間」が存在するためV1の電圧波形もいったん高電位および低電位(グランド電位)に張り付いた波形となる。

【0068】したがって、図3(カ)に示されているように、t3およびt6から上記のダイオード期間に相当する期間は、不要パルスが発生するものとなる。

【0069】本実施例では、マイクロコンピュータ109のプログラムを工夫することにより、駆動回路65に対して電気角60度毎になされるスイッチング素子の切り替えから20マイクロ秒以内に生ずるV1信号のエッジを無視することにより、前記ダイオード期間において発生する不要なパルスを除去するという動作を行わせている。

【0070】上記不要パルスが除去された結果、時刻t10とt11におけるエッジのみが有効となり、ハイ期間とロー期間がほぼ電気角180度の信号として得られるものとなる。

【0071】特に実施例1のような、前半の60度の期間にパルス幅変調を行う構成においては、スイッチング素子の切り替え直後におけるダイオード期間の電流は、ほぼモータ46の端子間を短絡する経路で流れることから、モータ46の各巻線に供給される電流の時間的変化量(dI/dt)の絶対値が低減され、電流値が穏やかに減少するものとなり、その結果スイッチング素子の切り替えタイミングに発生する騒音が低減できるという効果が上げられるものとなる。

【0072】しかし、その反面いずれのスイッチング素子の切り替え直後においても、ダイオード期間が長くなり、電圧比較器87の動作が妨げられるという傾向が見られるものとなるが、基準電圧発生回路81が、スイッチング素子の切り替えに同期して変化する基準値V2を3相検知回路80に入力していることによって、電圧比較器87は、大小関係をはっきりと検知することができ、良好な信頼性を確保することができるものとなる。

【0073】本実施例においては、マイクロコンピュータ109によって、t10およびt11からいずれもtd時間後に、駆動回路65に信号が出力され、t4およびt7において低電位側スイッチング素子62、および高電位側スイッチング素子59がオンされるものとなっている。

【0074】以上のように、本実施例においては、V2がスイッチング素子のオンオフ制御に同期して電気角60度毎に変化されることから、V1とV2が交差が明確に存在し、多少のノイズなどによっても誤動作などは発生せず、極めて信頼性が高く、良好に動作するものとな

る。

【0075】かつ、本実施例においては、V2信号が高いデューティとなるのが低電位側スイッチング素子のオン期間であり、逆に低いデューティとなるのが高電位側スイッチング素子のオン期間になるというように同期していることから、マイクロコンピュータ109からのP信号の生成は比較的容易に実現することができるものとなる。

【0076】なお、実施例1のように高電位側スイッチング素子と低電位側スイッチング素子を交互にパルス幅変調した場合には、図7に示した従来の技術の合成回路41を用いても、図3の図3(オ)のV2に示しているような電気角60度毎に変化する波形が自然と得られるものとなるが、その変化の量を加減することはできず、従って特に銅機械と呼ばれるようなインピーダンスが大きいモータの場合にはV1とV2の交差が発生しなかったり、交差があっても十分な雑音余裕がなかったりする条件となってしまう。

【0077】したがって、実施例1の基準電圧発生回路81の構成を用いることにより、電気角60度毎にV2を変動させる値を自在に設定することができ、それによって銅機械であっても、V1とV2の交差を得ることができ、またノイズ等の影響による余裕を持たせた信頼性のある装置の実現が可能となるものとなる。

(実施例2) 図4は、やはり本発明の請求項1、請求項2、請求項3、請求項5、請求項7の他の実施例における基準電圧発生回路81の回路図を示すものである。

【0078】実施例2においては、分圧回路115は、抵抗109、110、111、112、113、114により構成され、インバータ回路47の出力端子55、56、57の電圧を分圧しつつ合成するものとなっている。

【0079】抵抗117、118はトランジスタ116の駆動用に設けられているものとなっており、トランジスタ116は、マイクロコンピュータ109から信号Pによりオンオフされる。

【0080】同様に、抵抗121、122はトランジスタ120の駆動用に設けられているものとなっており、トランジスタ120は、マイクロコンピュータ109から信号Qによりオンオフしている。

【0081】マイクロコンピュータ109から発せられるPとQの信号は、いずれもキャリア周波数62.5キロヘルツでPWM(パルス幅変調)されてオンオフ動作が行われるものであって、このキャリア周波数(オンオフ周波数)は、インバータ回路47の出力周波数の最大値である60ヘルツと比較して、十分に高い値としている。

【0082】ダイオード119と123は、請求項7に記しているように、それぞれトランジスタ116、120のコレクタ端子とベース端子間に接続されていて、本

実施例においては、特に逆回復時間が短く、また順方向の電圧降下が通常のシリコンダイオードに比して小であるショットキーバリアダイオードを使用していて、前記62.5キロヘルツにてトランジスタ116、120がオンオフする際に発生する遅れ時間、とりわけオン状態からオフ状態に移る際のベースに蓄積されたキャリアを引き抜いてターンオフが行われるのに要する時間が、オン期間中の飽和の度合いを低減させ、ダイオード119、123によって余分なベース電流を分流してベース電流を制限することにより、高速のオンオフ動作においても、PWMの比率(duty)に正確に対応したものとすることができる構成としている。

【0083】なお、ダイオード119、123はショットキーバリア式のものをを用いていることは、実施例1と同様である。

【0084】実施例2においては、トランジスタ116がオンしている状態においては、抵抗114がほぼ短絡された状態となり、トランジスタ120がオンしている状態においては、抵抗113、114の直列回路がほぼ短絡された状態となる。

【0085】実施例2でも、PWMを使用してトランジスタ116、120をオンオフ制御させていることから、トランジスタ116、120の導通比を変化させることにより、簡単な回路構成でありながら、出力端子55、56、57の電圧の平均値に対する出力電圧V2の比率を所定範囲内で自在に変化させることができるものとなるものであるが、トランジスタ116とトランジスタ120がオンした場合の出力の変動は、抵抗113の抵抗値の分だけ差が生じるものとなり、トランジスタ120のみを所定の導通比でオンオフした場合には、同じ導通比でトランジスタ116をオンオフさせた場合に比較して、出力電圧V2の低下が大きいという特性となる。

【0086】実施例2においては、2個のトランジスタ116とトランジスタ120は、マイクロコンピュータ109により、電気角60度毎に切り換えて使用し、図3のt1からt2の期間にはQ信号によってトランジスタ120のオンオフをPWM制御し、P信号はオフを保っている。

【0087】一方、t2~t3の期間にはP信号によってトランジスタ116のオンオフをPWM制御し、Q信号はオフを保っている。

【0088】コンデンサ75、77と抵抗76は、分圧回路67の出力電圧を安定化した上で3相検知回路80に出力するものであり、この点については実施例1と同様である。

【0089】このように、本実施例では2個のトランジスタ116、120を用い、図3のt2~t3の期間にはトランジスタ120をオフに保ったまま、トランジスタ116のみオンオフをPWM制御することにより、抵

抗 113 が作用することから、PWM の導通比の最小分解能当たりの出力電圧 V_2 の変化量が小となり、より微妙な V_2 電圧の調整が可能となり、または分解能が低くとも十分な V_2 電圧の調整が可能になるものである。

【0090】PWM 制御において分解能が低くても良いということになれば、マイクロコンピュータ 109 のクロック周波数の低減も可能となる場合もあり、部品の低価格化もできるものとなる。

(実施例 3) 図 5 は、請求項 4、請求項 6 を使用した一実施例における電流検知回路 124 とその周辺の回路図を示している。

【0091】インバータ装置内部に設けた電流検知回路 124 は、直流電源 58 のマイナス端子に直列接続された抵抗 125、抵抗 125 に発生する電圧のピーク値を検出するピークホールド回路 126、ピークホールド回路 126 の出力電圧を増幅してマイクロコンピュータ 132 に出力する増幅器 127、5V の直流電源 128 を有している。

【0092】ピークホールド回路 126 は、ダイオード 129、コンデンサ 130、抵抗 131 によって構成されている。

【0093】ここで、抵抗 125 は、左側の端子の方が低電位となり、グランドに対してはマイナスの電圧が発生されるものとなる。

【0094】したがって、ピークホールド回路 126 は、マイナスでかつ絶対値が最も大きくなる状態を保持するという作用をしているものであり、よってピークホールド回路 126 の出力電圧は、高負荷状態になるほどグランドに対してマイナス値が大きくなるという特性を有するものとなる。

【0095】この点については、増幅器 127 を、演算増幅器を用いた回路として一般的な反転増幅回路とすることにより、出力の符号が反転し、電流が大の場合に出力電圧が高くなるという特性にすることができる。

【0096】また、ダイオード 129 による電圧降下についても、増幅器 127 内で補正を加えるようにすることもでき、それによって温度に対するダイオード 129 の順方向の電圧降下の変動の影響を打ち消すことも可能である。

【0097】実施例 3 においては、マイクロコンピュータ 132 は、電流検知回路 124 の出力値と駆動回路 65 に出力される信号の周波数がモータ 46 の速度に比例したものであることから、モータ 46 の速度を検知し、P 信号の導通比は、その 2 入力の関数として出力するものとしている。

【0098】すなわち、実施例 3 のマイクロコンピュータ 132 は、その内部の ROM にテーブルを持ち、電流検知回路 124 の出力値とモータ 46 の速度の 2 つの変数によって決まるアドレスから第一のデータと第二のデータを引き出し、図 3 における $t_1 \sim t_2$ の期間には第

一のデータを、 $t_2 \sim t_3$ の期間には第二のデータを出し、以下交互に出力がなされるものとしており、これらをそれぞれ P 信号への導通比 $duty_1$ と $duty_2$ の値としているものとなっている。

【0099】図 6 は、実施例 3 におけるモータ 46 の速度と電流検知回路 124 の出力に対する $duty_1$ と $duty_2$ の値をグラフで示しているが、高速・高トルクになるに従い、 $duty_1$ は大とし、 $duty_2$ は小としている。

【0100】これにより、実施例 3 の装置は、電圧比較器 87、96、105 に入力される V_2 電圧を特に高速・高トルク条件でより変化させ、もって電圧比較器 87、96、105 のプラス入力端子とマイナス入力端子の電位を確実に交差させる作用を実現し、特に銅機械と呼ばれるようなインピーダンスの高いモータ 46 が使用されても、安定して位置検知動作がなされる優れた装置が提供できるものとなるものである。

【0101】さらに、実施例 3 のマイクロコンピュータ 132 は、図 3 (カ) に示している遅延時間 t_d についても、やはり内部の ROM にテーブルを持ち、電流検知回路 124 の出力値とモータ 46 の速度の 2 つの変数によって決まるアドレスのデータによって決めている。

【0102】これによって、電圧比較器 87、96、105 のプラス入力端子とマイナス入力端子の電圧が交差する時刻を多少遅らせるような V_2 の設定を行っても、遅延時間 t_d の値もそれを考慮して短縮することにより、正規のタイミングで各スイッチング素子の切換がなされ、直流電動機として優れた特性を実現するものとなる。

【0103】また、可能であれば若干の電流進み位相の制御も可能となり、それによって例えば高速域の条件の時に、永久磁石 48、49 の発する磁束を弱めるような負の直軸電流を供給するようなこともできるものとなる。

【0104】なお、実施例 3 においては、遅延時間については $t_{10} \sim t_4$ と $t_{11} \sim t_7$ の両方において同一の値 t_d としたが、例えば高電位側スイッチング素子 59、60、61 のみを PWM する場合、低電位側スイッチング素子 62、63、64 のみを PWM する場合、または回路の上下非対称などにより、この 2 つの遅延時間を別々に設定できるように例えば ROM に 2 つの設定値 t_{d1} と t_{d2} を持たせて交互に使用するようにしてもよく、これは実施例 2 の様に 2 つのトランジスタ 116、120 を電気角 60 度毎に交互に PWM 制御させる場合などにも用いることができ、それらはいずれも設計上の自由度が広がるものとなる。

【0105】なお、実施例 3 においては、電流検知回路 124 を設け、マイクロコンピュータ 132 によって図 6 に示したような、モータ 46 の速度と電流検知回路 124 出力値との 2 入力の関数として基準電圧発生回路 8

1 が動作する構成としているが、例えば電流検知回路 124 の出力値は関与させない形とし、モータ 46 の速度のみからトランジスタ 68 の導通比を決めてもよく、それによって請求項 5 の構成が実現され、モータ 46 の負荷変動に対して比較的 V2 変化の必要性が低い場合には十分に使用できるものとなる。

【0106】また、電流検知回路 124 を設けずして、モータ 46 の速度のみから前記導通比を決めて、請求項 5 を実現してもかまわない。

【0107】さらに、電流検知回路 124 を設けた上で、モータ 46 の速度と関係なく前記導通比を定めることにより、請求項 4 が実現でき、マイクロコンピュータの処理が簡単で済み、それであってモータ 46 の特性によっては十分実用になる場合もある。

【0108】

【発明の効果】以上のように、本発明の請求項 1 に記載の発明は、特にモータと前記モータに電力を供給するインバータ回路からなり、前記モータは永久磁石を有する回転子と、巻線を有する固定子を有し、前記インバータ回路は出力端子と直流電源と複数のスイッチング素子と駆動回路と電圧検知回路を有し、前記電圧検知回路は基準電圧発生回路と電圧比較器を有し、前記電圧比較器は前記出力端子の電圧と前記基準電圧発生回路の出力電圧を比較し、前記駆動回路は前記電圧比較器の出力から遅延時間を経た後、前記スイッチング素子のオンオフ制御を行い、前記基準電圧発生回路は前記出力端子の電圧を入力とする分圧回路と、前記分圧回路の分圧比を変化させるトランジスタを有することにより、前記モータにかかる負荷により電流が増加した場合においても、前記電圧比較器が前記基準電圧発生回路出力と前記出力端子の電圧との交差する点を良好に検知することが可能となり、位置検知性能確保を行うことができ、高い信頼性を有するインバータ装置を実現することができるものである。

【0109】また請求項 2 に記載の発明は、特に請求項 1 に記載のインバータ装置のトランジスタを前記インバータ回路の基本周波数よりも高い周波数でオンオフし、かつ導通比が変化することにより、前記モータにかかる負荷により電流が変化しても、常に前記電圧比較器が前記基準電圧発生回路出力と前記出力端子の電圧との交差する点を良好に検知することが可能となり、位置検知性能確保を行うことができ、高い信頼性を有するインバータ装置を実現することができるものである。

【0110】また請求項 3 に記載の発明は、特に請求項 1 あるいは 2 に記載のインバータ装置の前記複数のスイッチング素子は、一端を直流電源のプラス端子に接続した 3 個の高電位側スイッチング素子と一端を直流電源のマイナス端子に接続した 3 個の低電位側スイッチング素子からなり、前記駆動回路は前記スイッチング素子をそれぞれ電気角 120 度ずつオンし、トランジスタの導通比

は電気角 60 度毎に変化する構成とすることにより、簡単な構成で 3 相のインバータ回路からモータに電流を供給して駆動することができ、電圧比較器が基準電圧発生回路出力と前記出力端子の電圧との交差する点を良好に検知することが可能となり、位置検知性能確保を行うことができ、高い信頼性を有するインバータ装置を実現することができるものである。

【0111】また請求項 4 に記載の発明は、特に請求項 1 から 3 いずれか 1 項記載のインバータ装置内部の電流を検知する電流検知回路を有し、基準電圧発生回路は、前記電流検知回路の出力に応じて出力値を変化させることにより、高い信頼性を有するインバータ装置を実現することができるものである。

【0112】また請求項 5 に記載の発明は、請求項 1 あるいは 3 いずれか 1 項記載の基準電圧発生回路を、モータの速度に応じて出力値を変化させることにより、高い信頼性を有するインバータ装置を実現することができるものである。

【0113】また請求項 6 に記載の発明は、特に請求項 1 から 3 いずれか 1 項記載のインバータ装置内部の電流を検知する電流検知回路を有し、基準電圧発生回路は、その出力値を少なくとも前記電流検知回路の出力値とモータの速度の 2 入力の間接としたものとするにより、高い信頼性を有するインバータ装置を実現することができるものである。

【0114】また請求項 7 に記載の発明は、特に請求項 1 から 6 いずれか 1 項記載のトランジスタをバイポーラ形とし、コレクタ端子とベース端子間にダイオードを接続した構成とすることにより、簡単な構成でありながら、高い信頼性を有するインバータ装置を実現することができるものである。

【図面の簡単な説明】

【図 1】本発明の実施例 1 におけるインバータ装置の回路図

【図 2】同、インバータ装置の 3 相検知回路の回路図

【図 3】同、インバータ装置の動作波形図

【図 4】実施例 2 におけるインバータ装置の基準電圧発生回路の回路図

【図 5】実施例 3 におけるインバータ装置の要部回路図

【図 6】同、インバータ装置の速度と電流に対する導通比の特性図

【図 7】従来の技術におけるインバータ装置の回路図

【図 8】同、インバータ装置の電流が小の場合の動作波形図

【図 9】同、インバータ装置の電流が大きい場合の動作波形図

【符号の説明】

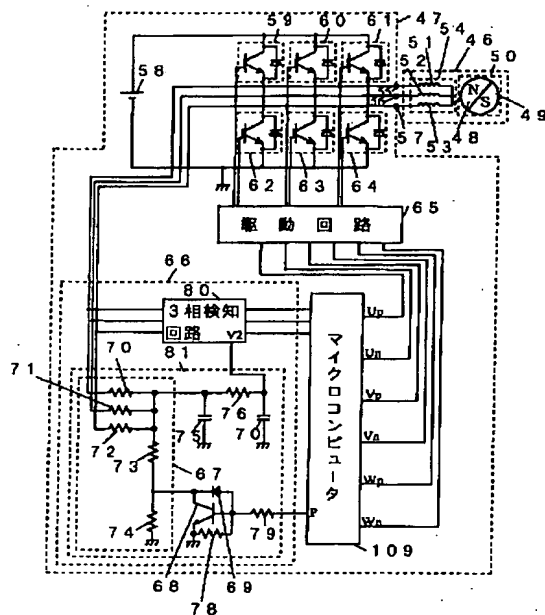
46 モータ

47 インバータ回路

48、49 永久磁石

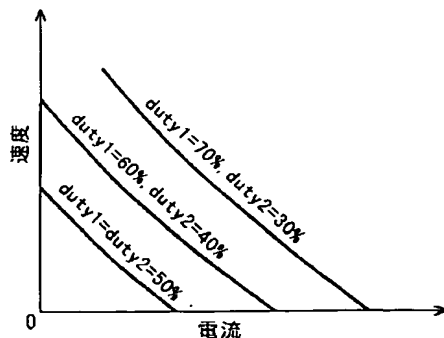
- 50 回転子
 51、52、53 巻線
 54 固定子
 58 直流電源
 59、60、61、62、63、64 スwitchング素子
 65 駆動回路
 66 電圧検知回路

【図1】



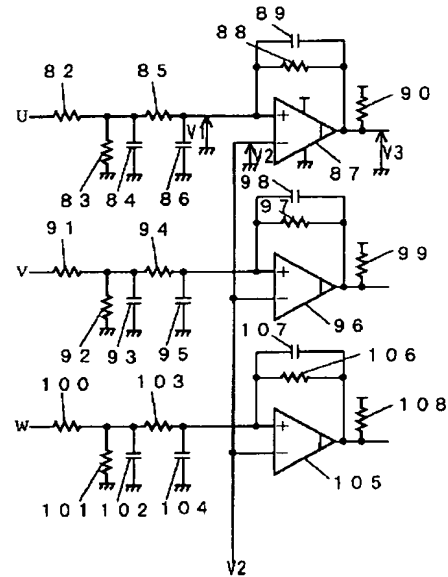
- 46 モータ
 47 インバータ回路
 48、49 永久磁石
 50 回転子
 51、52、53 巻線
 54 固定子
 55、56、57 出力端子
 58 直流電源
 59、60、61 高電位側スイッチング素子 (スイッチング素子)
 62、63、64 低電位側スイッチング素子 (スイッチング素子)
 66 電圧検知回路
 67 分圧回路
 68 トランジスタ
 69 ダイオード
 70、71、72、73、74、76、78、79 抵抗
 75、77 コンデンサ
 81 基準電圧発生回路

【図6】



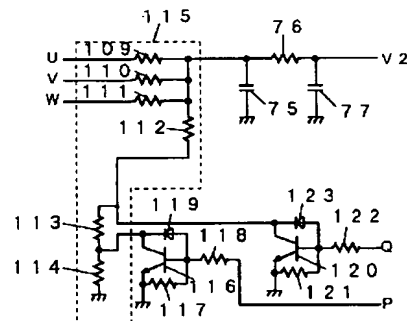
- 81 基準電圧発生回路
 87、96、105 電圧比較器
 67 分圧回路
 68 トランジスタ
 59、60、61 高電位側スイッチング素子
 62、63、64 低電位側スイッチング素子
 124 電流検知回路

【図2】



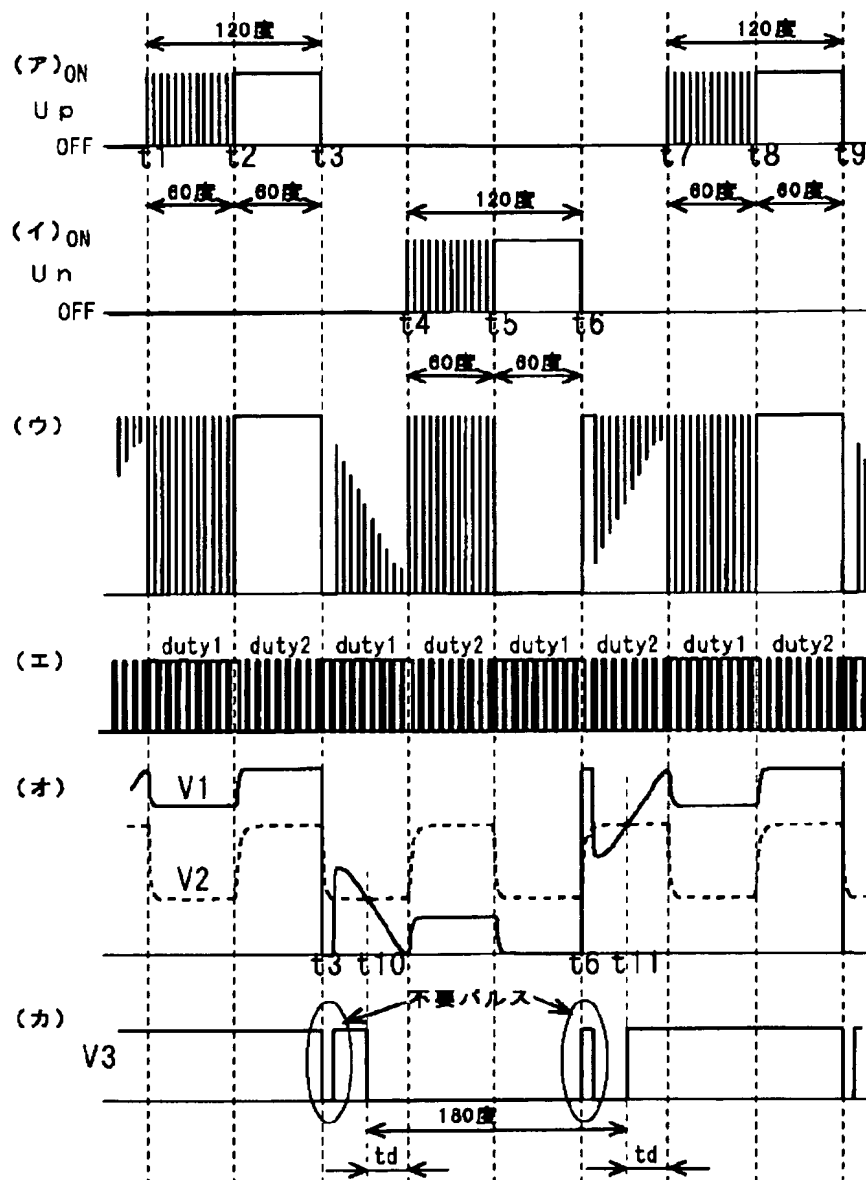
- 82, 83, 85, 88, 90, 91, 92, 94, 97, 99, 100, 101, 106, 108 抵抗
 84, 86, 89, 93, 95, 98, 102, 104, 107 コンデンサ
 87, 96, 105 電圧比較器

【図4】

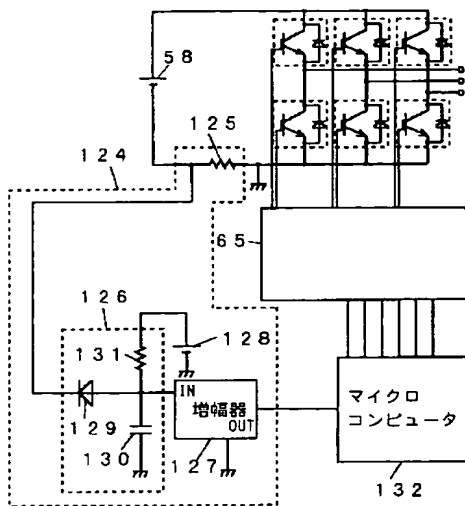


- 115 分圧回路
 76, 109, 110, 111, 112, 113, 114, 117, 118, 121, 122 抵抗
 75, 77 コンデンサ
 116, 120 トランジスタ
 119, 123 ダイオード

【図3】

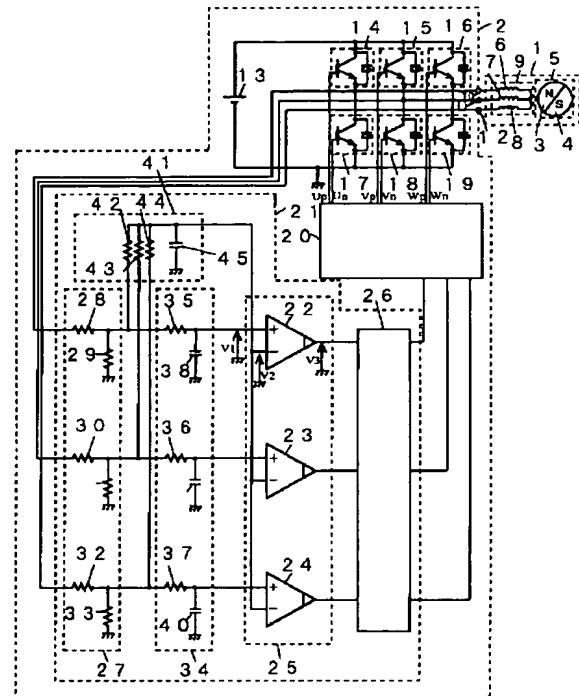


【図 5】

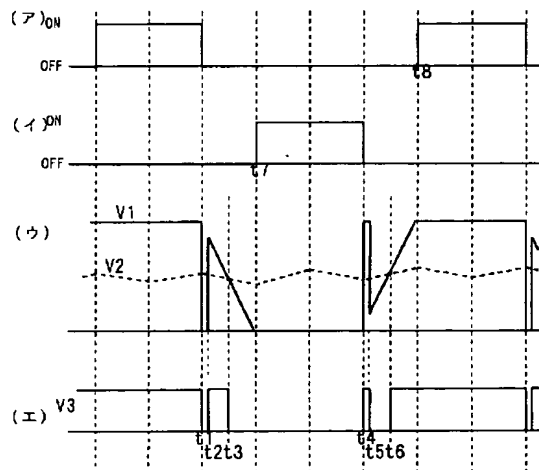


- 124 電流検知回路
 125 抵抗
 126 ピークホールド回路
 128 直流電源

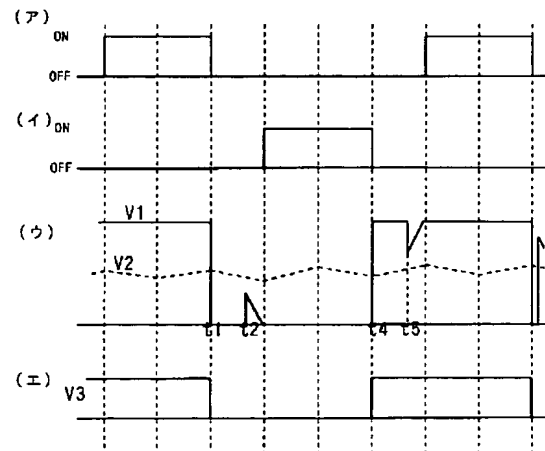
【図 7】



【図 8】



【図 9】



フロントページの続き

- (72) 発明者 小林 保道
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内
 (72) 発明者 藤瀨 知也
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内

F ターム(参考) 5H560 AA10 BB04 BB12 DA13 DA19
DC12 EB01 GG04 SS01 TT06
TT07 TT12 UA06
5H576 AA12 BB02 CC01 DD02 DD07
EE11 HA04 HB01 JJ03 JJ22
KK06 LL14 LL16 LL22 LL26
LL35 LL39

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.